

Übersicht

Mit XJDeveloper können Sie schnell JTAG-Tests und Programmerroutinen einrichten und ausführen. Ein automatisch generierter Verbindungstest kombiniert mit Tests für Nicht-JTAG-fähige Geräte wie RAM, prüft Boards auf Kurzschlüsse und Unterbrechungsfehler. Flash-Speicher und EEPROMs können ebenso programmiert werden wie JTAG-Geräte, z.B. CPLDs, FPGAs und sogar der interne Flash in Prozessoren mit JTAG-Debug-Schnittstelle.

Noch bevor Ihre Hardware zur Verfügung steht, können Sie mit dem Testbericht von XJDeveloper leicht überprüfen, wieviel der Leiterplatte getestet werden wird.

Schnelle Testentwicklung

XJDeveloper kann Ihnen helfen, die Testentwicklung zu beschleunigen, indem Vorschläge zur Kategorisierung der Geräte und Netze in der Schaltung gemacht werden. Wenn Sie Stücklisteninformationen haben, wird auch vorgeschlagen, welches Modell aus den installierten Bibliotheken für jedes Gerät verwendet werden sollte.

Die Bibliotheken enthalten Modelle für einfache passive Geräte wie Widerstände, komplexe ICs wie DDR3-Speicher und Geräte, die mit Wahrheitstabellen wie Puffer und Logik-Gates beschrieben werden können.

Mit diesen Modellen kann ein voll funktionsfähiges Testsystem ohne zusätzliche Programmierung erstellt werden.

Verbindungstest

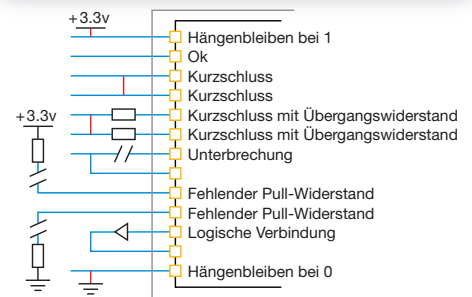
XJDeveloper verfügt über einen integrierten Verbindungstest für alle Boundary-Scan-fähigen Pins auf Ihren JTAG-Geräten. Es prüft auf eine Reihe von Kurzschlussfehlern und offene Stromkreise, einschließlich Kurzschlüssen an Stromversorgungs- und Massenkontakten sowie resistive und invertierte Kurzschlüsse. Pull-up- und Pull-Down-Widerstände werden ebenfalls überprüft.

Als Teil der Funktionsweise prüft der Verbindungstest dynamisch sowohl Daten- als auch Steuersignale auf Logikgeräten wie Puffer und Logikgatter.

Wenn ein Fehler erkannt wird, erzeugt der Verbindungstest weitere gezielte Tests, um den Ort des Fehlers zu lokalisieren und zu untersuchen.

Wesentliche Vorteile

- Reduzierung der aufgewendeten Debug-Zeit durch hochpräzise Fehlerisolierung
- Verbessern Sie Ihre Produkteinführungszeit und reduzieren Sie das Projektrisiko durch frühzeitige Designüberprüfung
- Reduzierung der Entwicklungszeit durch Test-Wiederverwendung von Prototypen für Fertigung und Feldunterstützung
- Laufende Zeitersparnis durch Wiederverwendung von Tests verschiedener Projekte



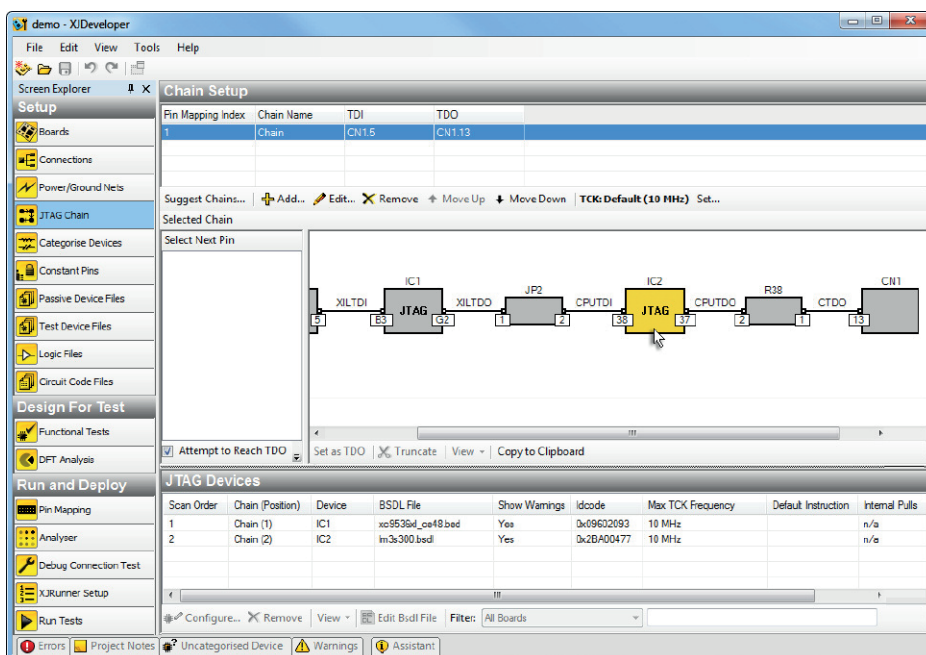
Finden Sie eine große Anzahl von Fehlern mit XJDevelopers Verbindungstest

Testen von Nicht-JTAG-Geräten

XJDeveloper macht es einfach, Komponenten in Ihrer JTAG-Kette zu verwenden, um die Verbindungen zu Nicht-JTAG-Komponenten zu überprüfen. Sie können z.B., indem Sie Testwerte auf einen Speicherchip schreiben und sie zurücklesen, überprüfen, ob die Daten- und Adresszeilen frei von Fehlern sind – ohne den Prozessor zu booten. Mehr erweiterte Tests, wie z.B. die Verwendung eines sendenden und empfangenden Ethernet-Geräts zum Senden und Empfangen von Paketen, überprüfen nicht nur das Ethernet-Gerät, sondern auch die Magnete und Anschlüsse, die über JTAG nicht zugänglich sind.

Standarddatenimport

XJDeveloper verwendet Informationen aus den Netzlisten und Boundary Scan Description Language (BSDL)-Dateien, zum Test der Verbindungen um die JTAG-Geräte auf dem DUT. Über 80 verschiedene Netzlistenformate werden derzeit unterstützt. Ein Format, ODB++, bietet auch Layout-Informationen, die verwendet werden können, um den physischen Standort der Fehler zu zeigen.



Leistungsstarke Prüfsprache

XJDevelopers High-Level-Programmiersprache, XJEase, bietet Ihnen all die Funktionalität, Flexibilität und Kontrolle, die Sie benötigen, um die Nicht-JTAG-Geräte in Ihrer Schaltung zu testen.

Die installierte XJEase-Bibliothek enthält Tests für Tausende von Geräten und es ist ebenfalls sehr simpel, neue Tests mit XJEase zu schreiben, auch wenn Sie keinerlei Software-Erfahrung haben.

Tests werden in Bezug auf das zu prüfende Gerät geschrieben, so dass Sie nur beschreiben müssen, welche Pins auf dem Nicht-JTAG-Gerät getrieben und welche gelesen werden sollen. XJEase wird herausfinden, welcher Teil der JTAG-Kette kontrolliert und überwacht werden muss, um Ihre Anforderungen umzusetzen. Dies beschleunigt nicht nur die Testentwicklung, sondern erlaubt Ihnen auch, sie für jeden Fall dieser Art von Gerät in jedem Kreislauf wieder zu verwenden.

XJEase bietet alle Funktionen, die Sie von einer High-Level-Programmiersprache erwarten. Durch die Verwendung von Variablen, Schleifen, bedingter Ausführung, Funktionsaufrufen, etc. können Sie mit Ihrem Board in Echtzeit interagieren und nicht lediglich Werte einstellen und prüfen.

Der XJEase-Debugger verfügt über ein variables Beobachtungsfenster und Unterbrechungspunkte, um Ihre Tests so schnell wie möglich zu starten.

Programmieren von Flash-Speicher und JTAG-Geräten

Die Flash-Speicherdateien in der XJEase-Bibliothek enthalten alle Funktionen, die zum Programmieren des Flashs mit einem Bild erforderlich sind. Um viele JTAG-Geräte wie CPLDs und FPGAs zu programmieren, erlaubt Ihnen XJDeveloper die Ausführung von STAPL / JAM- oder SVF-Dateien, die aus den Tools des Geräteherstellers generiert wurden. Der interne Flash in einigen Prozessoren kann auch über die JTAG-Debug-Schnittstelle programmiert werden.

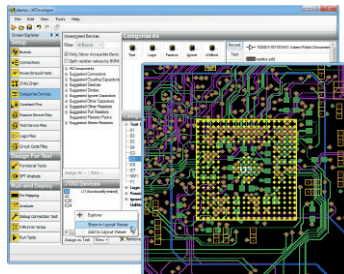
Analyse der Testabdeckung

Sobald Sie Netzliste und Schaltplan haben, können Sie ein XJDeveloper-Projekt erstellen und die Stufe der Testabdeckung überprüfen. Dies wird automatisch durch die Kombination der Abdeckung, die durch den Verbindungstest und die XJEase-Prüfung von Nicht-JTAG-Geräten erreicht wird, berechnet.

Sie können XJTAGs Design for Test (DFT)-Referenzhandbuch herunterladen, das viele der Probleme anspricht, die bei der Realisierung des vollen Potenzials von Boundary-Scan-Tests auftreten können.

Integrierter XJRunner, Analyser, Schematic- und Layout Viewer

Ihre Tests können mit der integrierten XJRunner-Schnittstelle debuggt werden, bevor sie ans Werk geschickt werden. Die eingebauten Layout- und Schematic Viewer ermöglichen es Ihnen, bei der Entwicklung Ihrer Tests Komponenten oder Netze in Ihrem Stromkreis schnell zu finden oder Fehler zu ermitteln.



Weitere Informationen in den XJRunner-, XJAnalyser-, Layout- und Schematic Viewer-Produktblättern.

Integration

XJDeveloper-Tests können in NI LabVIEW™ dank der installierten VIs integriert werden. Maßgeschneiderte Test-Leitprogramme können auch in Visual Basic®, C#®, etc. mit der .NET-Schnittstelle entwickelt werden.

Testentwicklung

Wenn alle Ihre Ingenieure beschäftigt sind, bietet XJTAG auch einen Beratungsservice an, um XJDeveloper-Testsysteme oder maßgeschneiderte Gerätedateien nach Ihren Anforderungen zu erstellen.

Features

- Eingebauter, adaptiver Verbindungstest
- Automatische Logikunterstützung
- Bibliothek für Standardbauteile
- Wiederverwendung jeglicher von Ihnen entworfener Tests
- Geräteprogrammierung — z.B. CPLDs, FPGAs, Flash, Prozessoren
- Testabdeckungsanalyse, bevor Sie zum Leiterplatten-Layout übergehen
- Integrierter Layout- & Schematic Viewer
- Fortgeschrittene Tests — z.B. Ethernet-Rückschleifen
- Integration mit Standard-Test-Leitprogrammen oder benutzerdefinierten Anwendungen
- Mehr als 80 unterstützte Netzlistenformate, darunter ODB++, RINF, Protel, PADS-PCB und ALLEGRO
- Testen von Boards ohne Netzliste – problemlos mit den BSDL-Dateien möglich
- Testet 1149.1 and 1149.6-Geräte



Keine Netzliste? Kein Problem!

Auch wenn Sie nicht im Besitz der Netzliste für ein zu testendes Board sind, kann XJDeveloper immer noch verwendet werden. Die No-Netlist-Testfunktion ermöglicht es Ihnen, ein XJDeveloper-Testsystem direkt aus den BSDL-Dateien zu erstellen. Das System kann automatisch die Verbindungen zwischen den JTAG-fähigen Geräten erlernen und nicht-JTAG-Geräte wie RAM und Flash können manuell hinzugefügt werden, um Ihre Testabdeckung zu erhöhen.

Deutschsprachiger Vertrieb und Support:

FlowCAD

T +49 89 456 37-770, XJTAG@FlowCAD.de