

EMV mit Simulation beherrschen

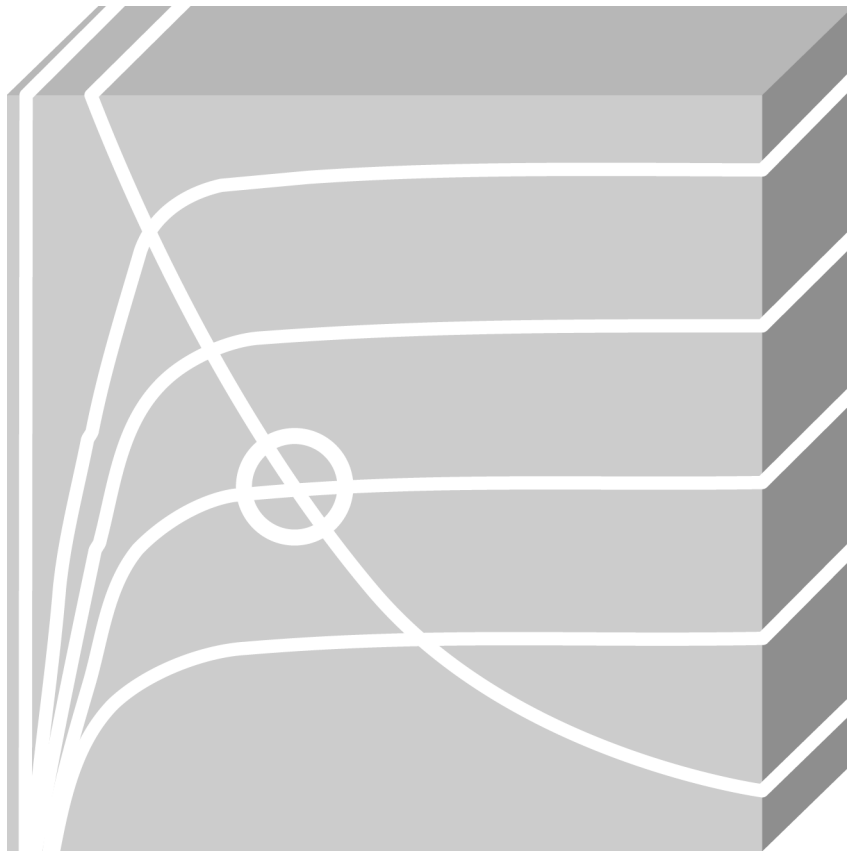


Table of Contents

1	Einleitung	3
2	Schaltungsbeispiel mit zu hoher Störabstrahlung.....	3
3	Entstör-Maßnahme 1	4
4	Entstör-Maßnahme 2	5
5	Toleranzen der Filterbauteile berücksichtigen	6
6	Mehrere Arbeitspunkte in einer Simulation berücksichtigen	6
7	Realitätsnahe Simulation	7
8	Anmerkungen.....	8
9	Fazit.....	8
10	Literaturnachweis	9

1 Einleitung

Zur Erhöhung der Effizienz oder der Reduktion der Baugröße von Schaltreglern werden immer höhere Schaltfrequenzen mit steileren Schaltflanken angestrebt. Dies stellt hohe Anforderungen an die Entstör-Maßnahmen bzw. Vermeidung von Störabstrahlung. Die Erfüllung der EMV-Normen führt in Projekten häufig zu Verzögerung und Verteuerung. Um derartige Probleme zu vermeiden, ist eine Simulation hilfreich. Mit einer Simulation wird Ursache und Wirkung einer Störung besser verstanden und nachvollzogen. Genauso gut lässt sich die Auswirkung einer Gegenmaßnahme ohne Lötarbeit testen. Herausforderungen im Bereich EMV sind mit PSpice sehr effektiv lösbar.

2 Schaltungsbeispiel mit zu hoher Störabstrahlung

Anhand eines exemplarischen Beispiels sollen die Möglichkeiten aufgezeigt werden, die PSpice bei einem solchen Vorgehen bietet.

Die Schaltung in Abbildung 1 besteht aus einem vereinfachten Schaltnetzteil, mit einem für eine solche Applikation gängigen MOSFET, welches in diesem Beispiel mit konstanter Schaltfrequenz angesteuert wird.

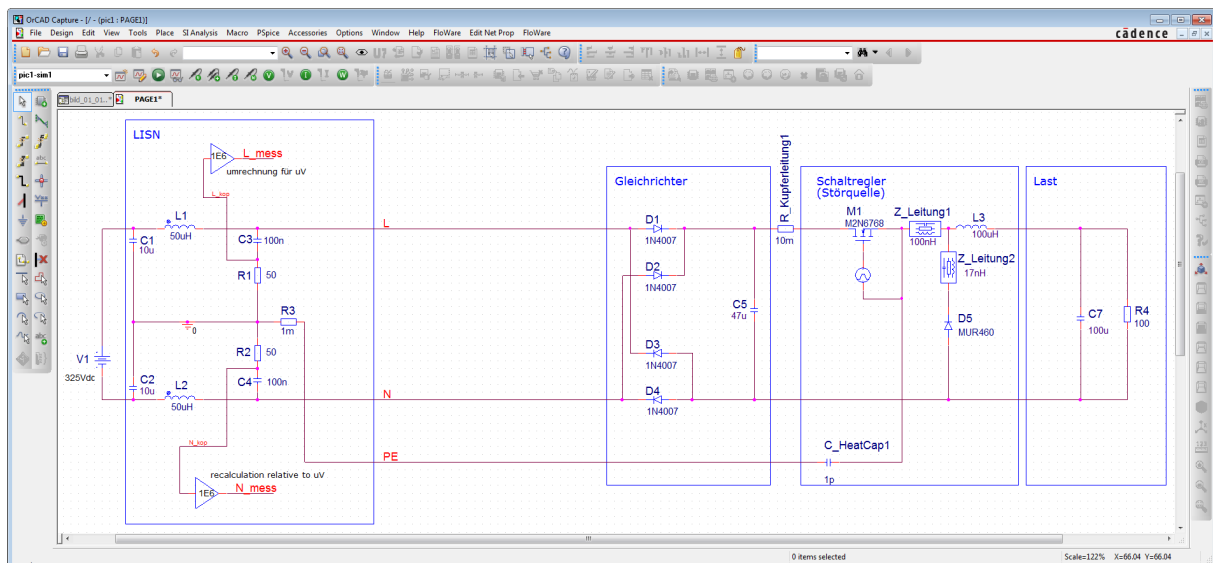


Abbildung 1: Vereinfachter Schaltregler mit Störauskopplung

Die kapazitive Auskopplung der Störung über das Kühlblech des MOSFET wird hier mit C_HeatCap1 in der Simulation berücksichtigt. Die relevanten Leitungen sind mit Impedanzen belegt. Diese Impedanzen haben einen signifikanten Einfluss auf die Entstehung und Ausbreitung der Störung, was darauf hindeutet, dass der Anordnung der Bauteile und Leiterbahnen in der Umsetzung einer elektronischen Schaltung auf dem PCB eine große Bedeutung zukommt. Die Störung wird über die Ersatzschaltung des LISN (Line Impedance Stabilisation Network) ausgekoppelt und ausgewertet. Um eine dem Messempfänger nahekommende Auswertung des am LISN ausgekoppelten Signals zu erhalten wird die FFT-Umrechnung kombiniert mit einer logarithmischen Anzeige in Dezibel (Abb. 2).

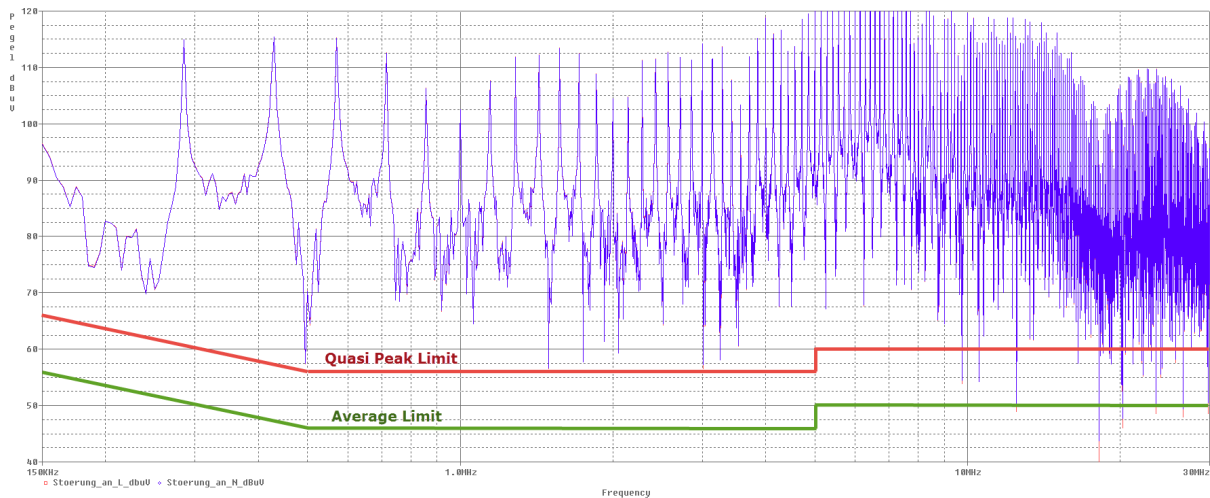


Abbildung 2: Störpegel 40-120dBuV mit FFT umgerechnet und Limits zugefügt

In allen Abbildungen des Störsignals (Abb. 2, Abb. 4, Abb. 6, Abb. 7, Abb. 8, Abb. 9 und Abb. 11) wurden die Limits für den Quasi Peak und Average nach EN55011 Klasse B eingezeichnet. Die FFT-Auswertung entspricht in etwa der Peak-Messung. So wird schnell ersichtlich, wie sich die Störungen darstellen.

Soll die Simulation der Realität nahekomen, ist es wichtig, realitätsnahe Modelle zu verwenden. Je genauer und besser die Modelle, umso genauer das Resultat der Simulation. Aufgrund einer Messung oder aus dem Datenblatt können die Kenngrößen entnommen und die Parameter im GUI (Abb. 3) der Modelling Application eingegeben werden. Für eine Vielzahl von Bauteilen ist eine Modelling Application verfügbar.

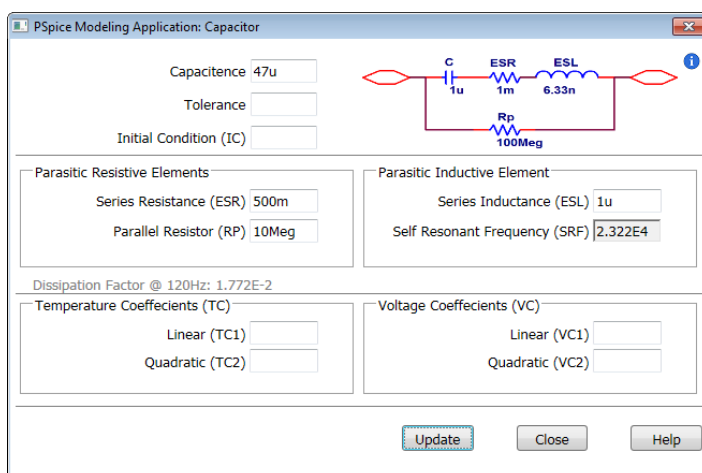


Abbildung 3: GUI der Modelling App für einen Kondensator

3 Entstör-Maßnahme 1

Die schnellen Schaltflanken des MOSFET rufen die symmetrischen Störungen hervor. Mit einem Kondensator (C8, Abb. 5), der über einen kleinen ESR verfügt, der parallel zum

Stützkondensator geschaltet wird, kann ein Teil der symmetrischen Störungen (Differential Mode) reduziert werden (Abb. 4).

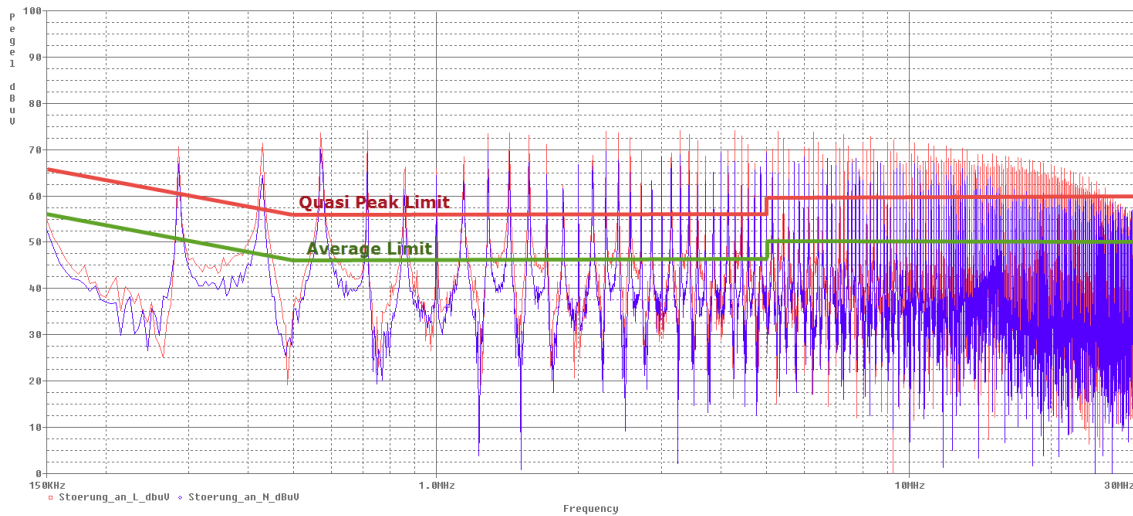


Abbildung 4: Störpegel 0-100dBuV mit zusätzlichem 820nF Stützkondensator

Die kapazitive Kopplung des MOSFET-Kühlblechs zur Umgebung oder dem leitenden Gehäuse führt zu asymmetrischen Störungen (Common Mode).

4 Entstör-Maßnahme 2

Mit einem geeigneten Netzfilter (Abb. 5) lassen sich die Störungen weiter reduzieren. Die dazugehörige Simulation der Störaussendung ist in Abbildung 6 ersichtlich.

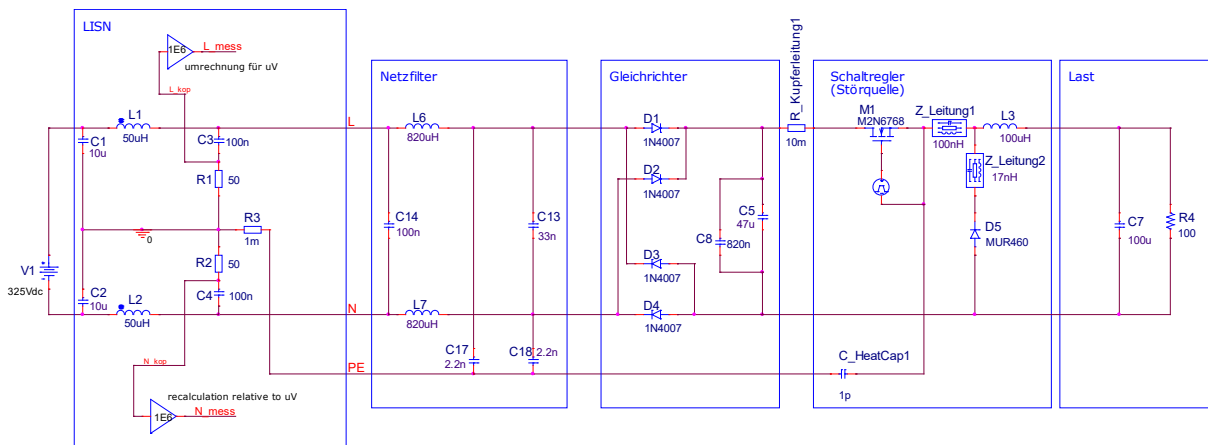


Abbildung 5: Schaltregler mit Netzfilter

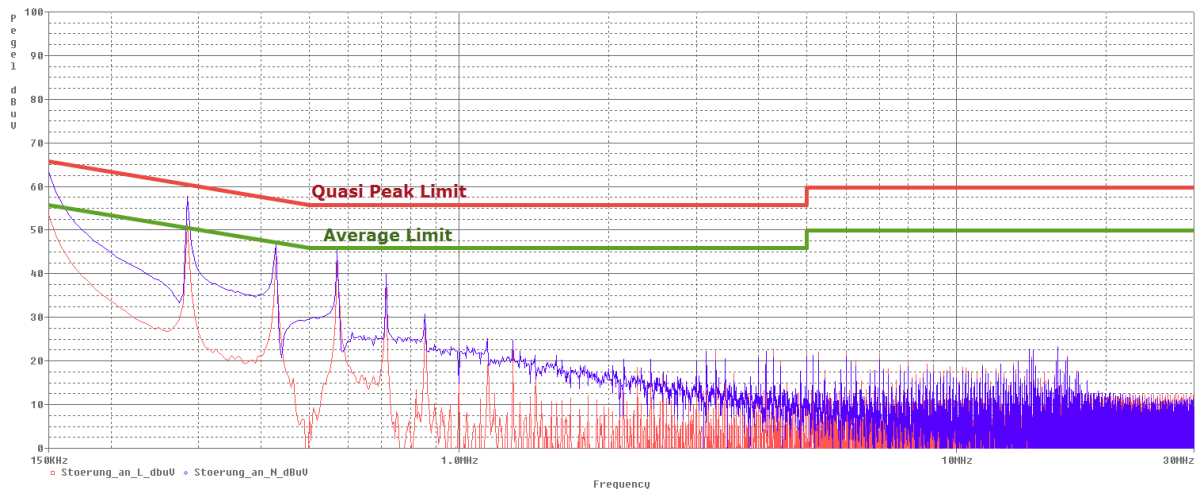


Abbildung 6: Störpegel 0-100dBuV mit Netzfilter

5 Toleranzen der Filterbauteile berücksichtigen

Um bereits vor dem Serienstart und der (vermeintlich) finalen Messung im EMV-Labor Kenntnisse über den Einfluss der Toleranzen der Filterbauteile zu haben, eignet sich die Monte Carlo Funktion von PSpice. In Abbildung 7 ist zu erkennen, dass aufgrund der Toleranzen der Filterbauteile (hier 20 %, was für Filterbauteile häufig zutrifft) die Peak-Werte das Quasi Peak Limit kritisch überschreiten.

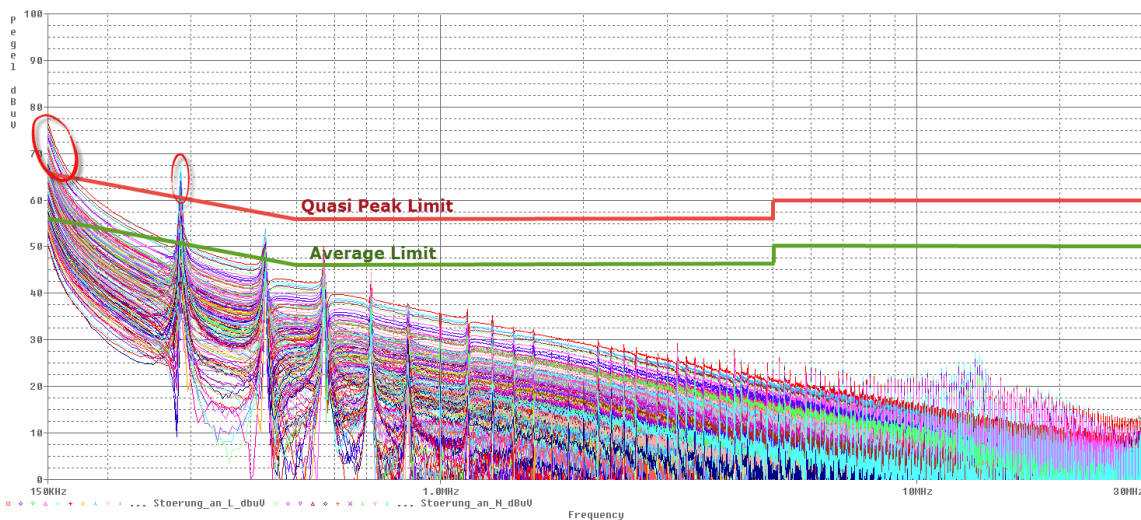


Abbildung 7: Störpegel 0-100dBuV mit Netzfilter mit Bauteil-Toleranzen

6 Mehrere Arbeitspunkte in einer Simulation berücksichtigen

Um bei unterschiedlichen Schaltfrequenzen die Wirksamkeit des Filters zu ermitteln bietet sich ein Parametric Sweep an. Abbildung 8 zeigt das Resultat eines Parametric Sweeps und die Grenzwertüberschreitungen zwischen 150kHz und 350kHz.

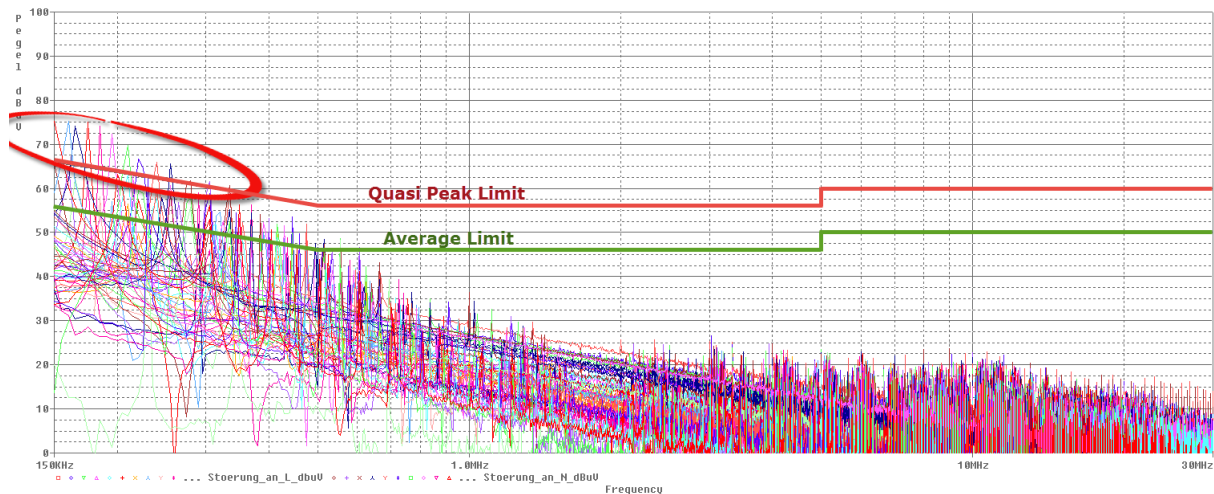


Abbildung 8: Störpegel 0-100dBuV Parametric Sweep der Schaltfrequenz

Um sowohl den Einfluss der Toleranzen als auch die verschiedenen Arbeitspunkte des Schaltreglers zu berücksichtigen, lassen sich Monte Carlo und Parametric Sweep in einer Simulation kombinieren. Das Resultat dieser Simulation ist in Abbildung 9 ersichtlich.

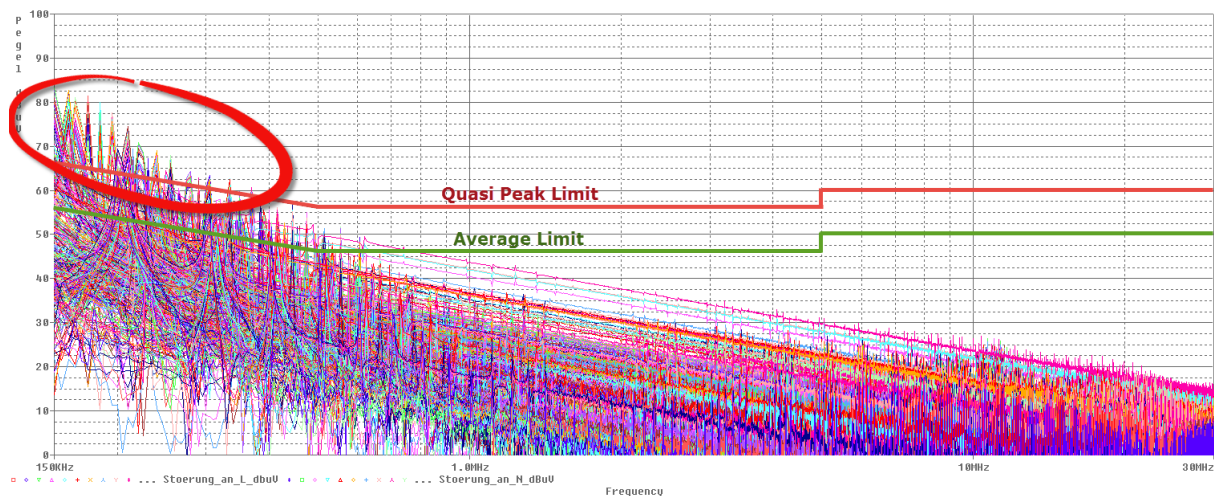


Abbildung 9: Störpegel 0-100dBuV Monte Carlo und Parametric Sweep

7 Realitätsnahe Simulation

Befindet sich der Schaltregler in der Nähe des Entstörfilters oder besteht ein anderweitiger Koppelmechanismus, können Störungen mit höheren Frequenzen leitungsgebunden abgegeben werden. Auch das beste Filter kann Störungen nicht beheben, wenn die Störungen das Filter quasi umgehen, wie in Abbildung 11 zu sehen. Solche Koppelpfade zu erkennen und zu vermeiden bedarf einiger Erfahrung und Verständnis der Materie. Mit Hilfe von PSpice (Abb. 10) lässt sich aufzeigen und nachvollziehen, in welchem Bereich diese Kopplung entsteht.

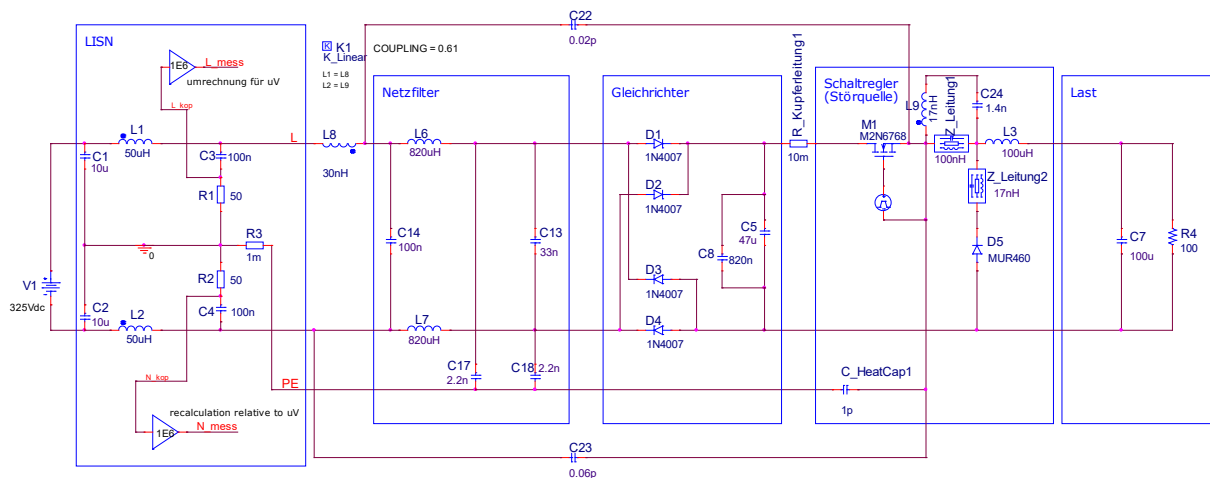


Abbildung 10: Schema mit Ersatzschaltung für unerwünschte Auskopplung der Störung

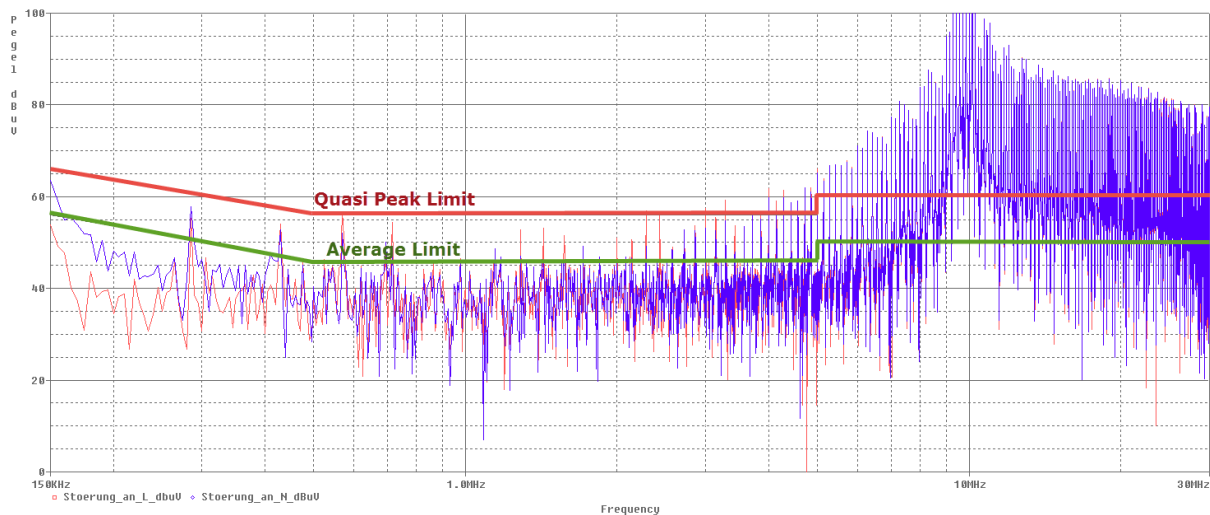


Abbildung 11: Störungen wie sie in der Praxis häufig anzutreffen sind

8 Anmerkungen

Die gegenseitige Beeinflussung der Filterbauteile, die durch ihre Anordnung auf dem PCB hervorgerufen werden, können mit entsprechendem Aufwand moduliert werden. Dieser Umstand wurde in der vorliegenden Betrachtung vernachlässigt.

Aufgrund der mathematischen Grundlagen entspricht die FFT-Analyse der Peak-Messung in qualitativem Sinne. Es können aber durchaus geringfügige Abweichungen zu einer realen Messung auftreten.

9 Fazit

Je früher im Entwicklungsprozess Probleme erkannt und gelöst werden, desto geringer sind Zeitaufwand, Verzögerung und Kosten. Unzählige Überarbeitungen und die Kosten für diverse Prototypen entfallen, wenn in der vorhergehenden oder begleitenden Simulation die Probleme erkannt und behoben werden. Mit PSpice wird der Störquelle und deren Kopplungsweg auf den

Grund gegangen. Die Wirkung und die Zusammenhänge werden verständlich und nachvollziehbar. Im Weiteren wird die Entstör-Maßnahme auf Ihre Wirksamkeit hin überprüft. Somit hat der Elektronik-Entwickler auch die Möglichkeit seine Erfahrung zu fundieren und in künftige Entwicklungen oder Re-Designs einfließen zu lassen.

PSPice ist die ideale Ergänzung zur Messung im EMV-Labor, da langwierige Messungen und Tests im Labor reduziert werden.

10 Literaturnachweis

- [1] Tobias Hofer; Würth Seminar Fachbeitrag November 2014; HSi-Elektronik AG, www.hsi-ag.ch, 2014
- [2] Harald Barth; 3_3_BARTH_Schaffner_Was_muss_ich_wissen; Schaffner, 2013